

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-228284

(43)Date of publication of application : 15.08.2000

(51)Int.Cl. H05B 33/12
G09F 9/30
H05B 33/14
H05B 33/26

(21)Application number : 11-283177

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 04.10.1999

(72)Inventor : YOKOYAMA RYOICHI

(30)Priority

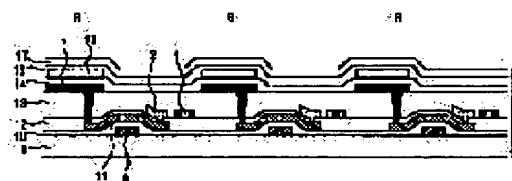
Priority number : 10341860 Priority date : 01.12.1998 Priority country : JP

(54) COLOR EL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a color EL display device having less manufacturing processes.

SOLUTION: An anode 7 and a luminescent layer 15 are formed for every picture element, and a hole transfer layer 14, an electron transfer layer 16 and a cathode 17 are extendedly formed throughout plural picture elements. Therefore, a process to apply etchback to the hole transfer layer 14 and the electron transfer layer 16 is cut. In addition, since a barrier rib which was installed in the past is not formed, its forming process can be also cut. Since the hole transfer layer 14 and the electrode transfer layer 16 isolates the anode 7 and the cathode 17, no short-circuiting is caused even without a barrier rib. Also, since the luminescent layer 15 has almost the same shape with a little bigger size than the anode 7, a leakage current and a field concentration produced at the end part of the anode can be prevented.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-228284

(P2000-228284A)

(43) 公開日 平成12年8月15日 (2000.8.15)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
H 0 5 B 33/12		H 0 5 B 33/12	B
G 0 9 F 9/30	3 6 5	G 0 9 F 9/30	3 6 5 A
H 0 5 B 33/14		H 0 5 B 33/14	A
33/26		33/26	Z

審査請求 未請求 請求項の数 4 O L (全 7 頁)

(21) 出願番号 特願平11-283177

(22) 出願日 平成11年10月4日 (1999. 10. 4)

(31) 優先権主張番号 特願平10-341860

(32) 優先日 平成10年12月1日 (1998. 12. 1)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 横山 良一

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

(74) 代理人 100111383

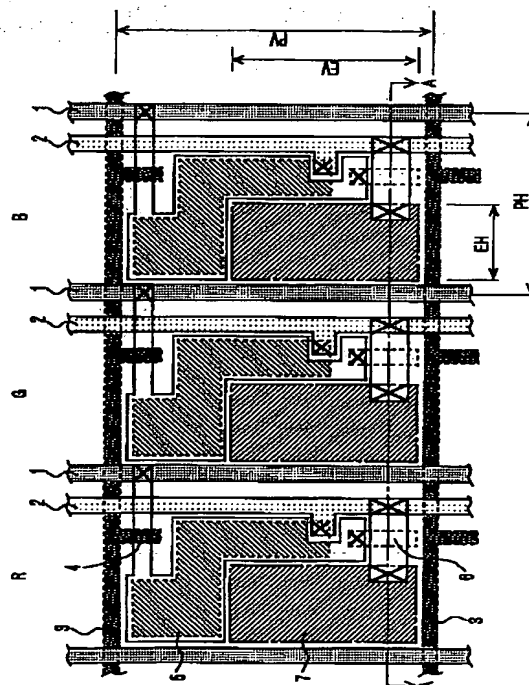
弁理士 芝野 正雅

(54) 【発明の名称】 カラーEL表示装置

(57) 【要約】

【課題】 製造工程の少ないカラーEL表示装置を提供する。

【解決手段】 陽極7と発光層15は、各画素毎に形成され、ホール輸送層14、電子輸送層16、陰極17は複数の画素にわたって延在して形成されている。従って、ホール輸送層14や電子輸送層16をエッチバックする工程が削減される。また、従来設置していた隔壁68を形成しないので、その形成工程も削減することができる。陽極7と陰極17とは、ホール輸送層14、電子輸送層16が隔離するので、隔壁68がなくてもショートすることはない。また、発光層15は、陽極7よりも一回り大きい同一形状であるので、陽極端部に生じるリーク電流や電界集中を防止することができる。



【特許請求の範囲】

【請求項1】 陽極、ホール輸送層、発光層、電子輸送層、陰極が積層されてなるEL素子と、該EL素子を駆動する薄膜トランジスタとを備えたアクティブ型のカラーEL表示装置において、前記陽極、発光層、薄膜トランジスタは画素毎に形成され、前記ホール輸送層、電子輸送層、陰極は、複数の画素にわたって形成されていることを特徴とするカラーEL表示装置。

【請求項2】 前記発光層にRGB毎に異なる発光材料を使用することにより、前記EL素子が各々RGB光を直接発光することを特徴とする請求項1に記載のカラーEL表示装置。

【請求項3】 前記陽極と発光層はほぼ同じ平面形状を有することを特徴とする請求項1もしくは2に記載のカラーEL表示装置。

【請求項4】 前記発光層は、前記陽極よりも大きく形成されており、前記発光層が前記陽極の端部を覆っていることを特徴とする請求項1もしくは2に記載のカラーEL表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、薄膜トランジスタ(TFT)を用いてエレクトロルミネッセンス(EL)素子を駆動するアクティブ型のカラーEL表示装置に関する。

【0002】

【従来の技術】有機EL素子は、自ら発光するため液晶表示装置で必要なバックライトが要らず薄型化に最適であると共に、視野角にも制限が無いため、次世代の表示装置としてその実用化が大きく期待されている。

【0003】このような有機EL素子を用いた表示装置において、カラー表示を実現する方法として、現在3つの方法が提案されている。

【0004】第1の方法は、RGBの3原色毎に発光層に異なる発光材料を使用することにより、RGB光を各々直接発光する各画素を独立に形成する方法、第2の方法は、発光層による白色発光を実現しそれをカラーフィルタで3原色に分ける方法、そして第3の方法は、青色発光層からの光を色変換層(CCM)で3原色に変換する方法である。これら3つの方法のうち、第2及び第3の方法ではカラーフィルタや色変換層を用いるため光の損失があるが、第1の方法では必要な光を直接発光させるため効率が最も良い。

【0005】ところで、有機EL表示装置の駆動方式としては、単純マトリクスを使用するパッシブ型とTFTを使用するアクティブ型の2種類があり、アクティブ型においては一般に図11に示す回路構成が用いられている。

【0006】図11は、1画素当たりの回路構成を示しており、有機EL素子20と、ドレインに表示信号Data

が印加され、ゲートに印加される選択信号Scanによりオンオフするスイッチング用の第1のTFT21と、TFT21のオン時に供給される表示信号Dataにより充電され、TFT21のオフ時には充電電圧Vhを保持するコンデンサ22と、ドレインが駆動電源電圧COMに接続され、ソースが有機EL素子20の陽極に接続されると共に、ゲートにコンデンサ22からの保持電圧Vhが供給されることにより有機EL素子20を駆動する第2のTFT23とによって構成されている。

10 【0007】選択信号Scanは、選択された1水平走査期間(1H)中Hレベルになり、これによってTFT21がオンすると、表示信号Dataがコンデンサ22の一端に供給され、表示信号Dataに応じた電圧Vhがコンデンサ22に充電される。この電圧Vhは、ScanがLレベルになってTFT21がオフになっても、1垂直走査(1V)期間コンデンサ22に保持され続ける。そして、この電圧VhがTFT23のゲートに供給されているので、電圧Vhに応じた輝度でEL素子が発光するように制御される。

20 【0008】そこで、このようなアクティブ型のEL表示装置において、上述した第1の方法によりカラー表示を実現する従来構成について、以下説明する。

【0009】図8は従来構成を示す平面図、図9は図8におけるC-C線に沿った断面図であり、RGBの3画素を示している。

30 【0010】図において、50は表示信号DATAを供給するドレインライン、51は電源電圧COMを供給する電源ライン、52は選択信号Scanを供給するゲートラインであり、53が図11の第1のTFT21、54が図11のコンデンサ22、55が図11の第2のTFT23、56が画素電極を構成するEL素子20の陽極を表している。陽極56は平坦化絶縁膜60上に各画素毎に分離して形成されており、その上にホール輸送層61、発光層62、電子輸送層63、陰極64が順に積層されることにより、EL素子が形成されている。そして、陽極56から注入されたホールと陰極64から注入された電子とが発光層62の内部で再結合することにより光が放たれ、この光が図9の矢印で示すように透明な陽極側から外部へ放射される。また、ホール輸送層61、発光層62、電子輸送層63は陽極56とほぼ同様の形状に画素毎に分離して形成され、発光層62はRGB毎に異なる発光材料を使用することにより、RGBの各光が各EL素子から発光される。陰極64は、各画素に共通の電圧を印加するので、各画素にわたって延在している。発光層62同士の間は隔壁68によって仕切られている。尚、65は透明なガラス基板、66はゲート絶縁膜、67は層間絶縁膜である。

【0011】

【発明が解決しようとする課題】しかしながら、従来のカラーEL表示装置は、画素毎にホール輸送層61、発光層62、電子輸送層63を形成、隔壁68を形成し、

更に全面に陰極64を形成するというように、製造工程数が多く、より簡易な構造のカラーEL表示装置が求められている。

【0012】そこで、本発明は、製造工程が容易なカラーEL表示装置を提供することを目的とする。

【0013】

【課題を解決するための手段】本発明は上記課題を解決するためになされたものであり、陽極、ホール輸送層、発光層、電子輸送層、陰極を有するEL素子と、EL素子を駆動する薄膜トランジスタと、薄膜トランジスタへ供給する電圧を保持するコンデンサとを備えたアクティブ型のカラーEL表示装置において、陽極、発光層、薄膜トランジスタは画素毎に形成され、ホール輸送層、電子輸送層、陰極は、複数の画素にわたって形成されているカラーEL表示装置である。

【0014】また、発光層にRGB毎に異なる発光材料を使用することにより、EL素子が各々RGB光を直接発光する。

【0015】そして、陽極と発光層はほぼ同一の平面形状を有する。

【0016】または、発光層は陽極より大きく、陽極の端部を覆って形成されている。

【0017】

【発明の実施の形態】図1は、本発明によるカラーEL表示装置の一実施形態を示す平面図であり、RGBの3画素分を示している。また、図2は図1におけるA-A線に沿った断面図である。本実施形態は、図10(a)のストライプ配列の例である。

【0018】各画素の駆動回路は、図11に示す回路と全く同一であって、図8、9の従来例と異なる点はパターン配置及び断面である。

【0019】図1、2において、1は表示信号DATAを供給するアルミニウムより成るドレインライン、2は電源電圧COMを供給するアルミニウムより成る電源ライン、3は選択信号Scanを供給するクロムより成るゲートラインであり、4が図11の第1のTFT21、5が図11のコンデンサ22、6が図11の第2のTFT23、そして、7がITOより成り画素電極を構成するEL素子20の陽極を表している。尚、図1において、点線はクロム、一点鎖線はITO、ドレインライン1及び電源ライン2以外の実線はポリシリコン薄膜を表している。

【0020】まず、第2のTFT6は以下のようにして形成する。即ち、透明なガラス基板8上にクロムのゲート電極9を形成し、その上にゲート絶縁膜10を成膜する。次にゲート絶縁膜10の上にポリシリコン薄膜11を成膜し、これを層間絶縁膜12で覆った上にドレインライン1及び電源ライン2を形成する。更に、平坦化絶縁膜13を積層し、その上にITOにて成る陽極7を形成する。そして、ポリシリコン薄膜11のドレイン領域を電源ライン2にコンタクトし、ソース領域を陽極7にコ

ンタクトする。

【0021】第1のTFT4の構造も第2のTFT6と同一であり、また第1のTFT4に接続されるコンデンサ5はゲート絶縁膜を挟んだクロム電極とポリシリコン薄膜から構成されている。

【0022】更に、陽極7は平坦化絶縁膜13上に各画素毎に分離して形成されており、その上にホール輸送層14が全面に形成され、発光層15が各画素毎に分離して形成され、電子輸送層16、陰極17が全面に形成されて、この順に積層されることにより、EL素子が形成されている。そして、陽極7から注入されたホールと陰極17から注入された電子とが発光層15の内部で再結合することにより光が放たれ、この光が矢印で示すように透明な陽極側から外部へ放射される。また、発光層15は陽極7とほぼ同様の形状に画素毎に分離して形成され、更にRGB毎に異なる発光材料を使用することにより、RGBの各光が各EL素子から発光される。

【0023】ここで、ホール輸送層14、電子輸送層16、陰極17の材料として、例えば、MTDATA、Alq3、MgIn合金が用いられ、また、R、G、Bの各々の発光層15としては、DCM系をドーバントとして含むAlq、キナクリドン系をドーバントとして含むAlq、ジスチルアリーレン系をドーバントとして含むDPVBi系を使用している。

【0024】本実施形態では、図に示したように、画素電極である陽極7の水平方向に第2のTFT6とコンデンサの一部を配置したので、図8、9の従来例に比べ画素電極の形状を縦長にすることができる。上述したように、画素電極7と発光層15とはほぼ同一の形状に形成されているので、画素の発光領域は画素電極とほぼ同一の形状となる。よって、この場合、発光領域の水平方向の寸法及び垂直方向の寸法を各々EH及びEVとし、画素ピッチの水平方向の寸法及び垂直方向の寸法を各々PH及びPVとすると、 $EH/EV < PH/PV$ となる。

【0025】そこで、RGBの各発光層をメタルマスクをずらしながら成膜する際、メタルマスクをずらす水平方向の余裕度が従来より増すこととなり、同様の精度で成膜しても色が混じってしまう可能性は少なくなる。

尚、第2のTFT6の代わりに第1のTFT4を、陽極7の水平方向に配置してもよい。

【0026】また、陽極7と発光層15とをほぼ同一の形状に形成したことによって、発光層15の形成面積は必要最小限に抑えることができる。つまり、発光層15は、陽極7と陰極17との間で電流が流れることで発光するので、仮に陽極上以外の領域に発光層15を形成しても、電流が流れない、即ち発光しないので、表示にはほとんど寄与しない。逆に、異なる色同士の発光層15の距離が縮むことによって異なる色の発光層15同士が混じり合い、色純度が低下する恐れがある。発光層15を必要最小限の大きさにしておけば、表示に必要な発光

層15の面積は確保しつつ、異なる色の発光層15同士が混じり合ってしまう可能性が少なくなる。

【0027】次に、本実施形態の断面について、図2を用いて説明する。本実施形態において、ホール輸送層14、電子輸送層16は、各画素にわたって延在して形成されている。発光層15は、ここに流れる電流によって発光する。発光層15は各画素毎に異なる色を発光するように形成される必要があるため、各画素毎に独立して設けられているが、ホール輸送層14と電子輸送層16は各画素毎に独立していても、複数画素にわたって延在していても、その動作上、大きな差はない。

【0028】ホール輸送層14と電子輸送層16とを複数画素にわたって延在させると、製造工程を簡略化することができる。なぜならば、画素毎にホール輸送層14と電子輸送層16を形成するためには、その領域に開口されたメタルマスクを用いて選択的に形成するか、全面に形成した後、エッチバックするいずれかの方法を採用する必要がある。これに対し、本実施形態では、画素毎に形成された陽極7上を含む全面にホール輸送層14を形成し、上述した方法で発光層15を形成し、更にその上に電子輸送層16、陰極17を全面に形成すればよい。従って、ホール輸送層14、電子輸送層16をエッチバックする工程などが削減できる。

【0029】また、本実施形態では、図9に示した隔壁68は不要である。隔壁68を設けていた理由は、陽極7と陰極17との間の絶縁と、異なる色の隣接画素の発光層15が混ざり合っ色純度が低下することを防止することであった。これに対し、本実施形態は、上述のように、発光層15を陽極7とほぼ同一形状としたので、発光層15同士が混ざり合う可能性は低い。また、ホール輸送層14と電子輸送層16とが陽極7と陰極17との間に形成されている。ホール輸送層14と電子輸送層16は高抵抗であるので、これらが陽極7と陰極17の間に配置されていることによって、ここのショートを防ぐことができる。従って隔壁68は不要となり、隔壁68を形成する工程も削減できる。

【0030】次に、第2の実施形態について図3、4を参照して説明する。

【0031】図3は、他の実施形態を示す平面図であり、図4は図3におけるB-B線に沿った断面図である。図1、2と同一構成には同一番号を付しており、この実施形態が上述の実施形態と異なる点はパターン配置のみである。

【0032】即ち、図3、4において、4が図11の第1のTFT21、5が図11のコンデンサ22、6が図11の第2のTFT23、そして、7がITOより成り画素電極を構成するEL素子20の陽極を表している。特に、図4においては、コンデンサ5がゲート絶縁膜10を挟んでクロム電極500とポリシリコン薄膜501から構成されていることが明確に示されている。

【0033】この実施形態では、図に示したように、画素電極である陽極7の水平方向にコンデンサ5を配置したので、図8、9の従来例に比べ画素電極の形状を縦長にすることができる。よって、この場合も上述した実施形態同様、発光領域の水平方向の寸法及び垂直方向の寸法を各々EH及びEVとし、画素ピッチの水平方向の寸法及び垂直方向の寸法を各々PH及びPVとすると、 $EH/EV < PH/PV$ となる。

【0034】そこで、RGBの各発光層をメタルマスクをずらしながら成膜する際、メタルマスクをずらす水平方向の余裕度が従来より増し、同様の精度で成膜しても色が混じってしまう可能性が少なくなる。

【0035】本実施形態においても、ホール輸送層14と電子輸送層16とは全面に形成され、陽極7と発光層15とが各画素毎に形成されている。

【0036】次に、第3の実施形態について図5、6を参照して説明する。

【0037】図3は、他の実施形態を示す平面図であり、図6は図5におけるA-A線及びB-B線に沿った断面図である。図1、2と同一構成には同一番号を付しており、この実施形態が上述の実施形態と異なる点はパターン配置のみである。

【0038】即ち、図3、4において、4が図11の第1のTFT21、5が図11のコンデンサ22、6が図11の第2のTFT23、そして、7がITOより成り画素電極を構成するEL素子20の陽極を表している。

【0039】この実施形態では、図に示したように、画素電極である陽極7の垂直方向にコンデンサ5を配置したので、デルタ配列のように、垂直方向に異なる色の画素が隣接する配列の場合、垂直方向の余裕度が増し、同様の精度で成膜しても色が混じってしまう可能性が少なくなる。

【0040】本実施形態においても、ホール輸送層14と電子輸送層16とは全面に形成され、陽極7と発光層15とが各画素毎に形成されている。

【0041】なお、上述した実施形態においては、陽極7と発光層15とは、完全に同じ形で描いたが、図7に示すように発光層15を陽極7よりも一回り大きく形成した方がよい。そうすることによって、発光層15を形成する際のメタルマスクの位置合わせずれが生じても、発光層15を陽極7上に確実に配置することができる。また、ホール輸送層14、電子輸送層16は高抵抗であるが、完全な絶縁膜ではないので、発光層15を介さずに陽極7と陰極17が面すると、陽極7端部からリーク電流が生じたり、不正な電界集中が生じる恐れがある。発光層15を一回り大きく形成し、発光層15によって陽極7の端部を覆うことによって、リーク電流や電界集中を防止することができる。上述したように、発光層15は必要最小限の面積にとどめておく方がよいので、陽極7と発光層15との大きさの差は、メタルマ

クの合わせ精度や、陽極7の膜厚等に応じて最適化して決定する必要がある。

【0042】

【発明の効果】本発明によれば、ホール輸送層、電子輸送層、陰極が、複数の画素にわたって形成されているので、製造工程を少なくすることができる。また、必然的にホール輸送層と電子輸送層は陽極と陰極の間に存在することとなり、陽極、発光層、薄膜トランジスタは画素毎に形成され、陽極及び発光層は、カラーEL表示装置である。

【0043】そして、陽極と発光層はほぼ同一の平面形状を有するので、発光層を形成する領域を必要最小限とすることができ、隣接画素同士の発光層が交わり合うことが防止できるので、より色純度を高くすることができる。

【0044】更に、発光層は、陽極よりも大きく形成され、発光層が陽極の端部を覆っているので、発光層形成に誤差が生じて、発光層を確実に陽極上に配置することができ、また、陽極端部に生じるリーク電流や、不正な電界集中を防止することができる。

【0045】それらの効果によって、従来形成していた隔壁が不要となり、更に少ない製造工程とすることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態を示す平面図である。

【図2】本発明の第1の実施形態を示す断面図である。

【図3】本発明の第2の実施形態を示す平面図である。

【図4】本発明の第2の実施形態を示す断面図である。

【図5】本発明の第3の実施形態を示す平面図である。

【図6】本発明の第3の実施形態を示す断面図である。

【図7】本発明の各実施形態の別の断面図である。

【図8】従来のカラーEL表示装置の構造を示す平面図である。

【図9】従来のカラーEL表示装置の構造を示す断面図である。

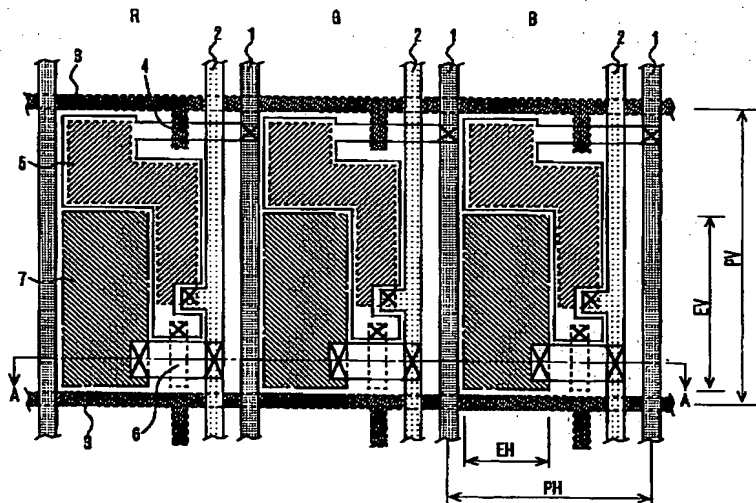
10 【図10】カラーEL表示装置におけるカラー配列を説明するための図である。

【図11】アクティブ型カラーEL表示装置の回路構成を示す図である。

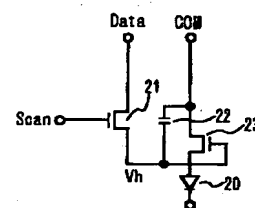
【符号の説明】

- 1, 50 ドレインライン
- 2, 51 電源ライン
- 3, 52 ゲートライン
- 4, 21, 53 第1のTFT
- 5, 22, 54 コンデンサ
- 6, 23, 55 第2のTFT
- 7, 56 陽極
- 20 EL素子
- 14 ホール輸送層
- 15 発光層
- 16 電子輸送層
- 17 陰極
- 68 隔壁

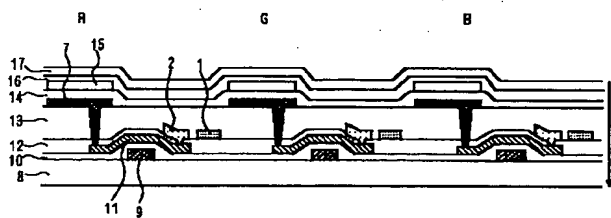
【図1】



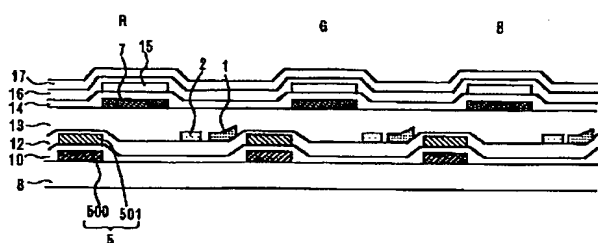
【図11】



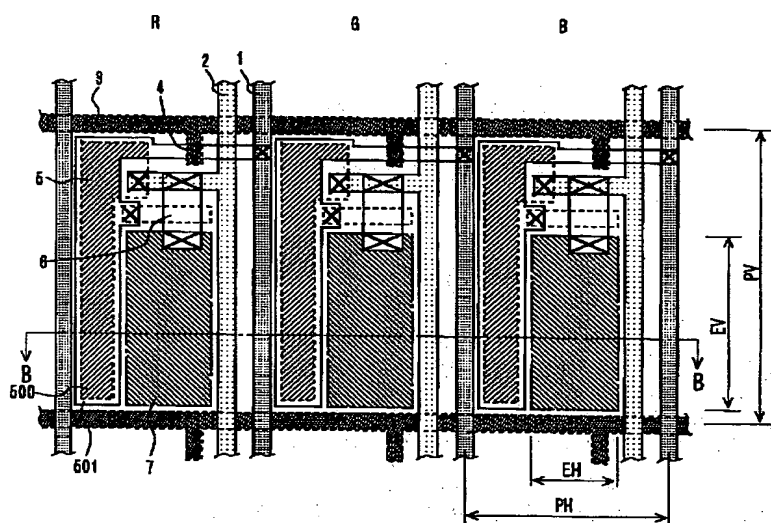
【図2】



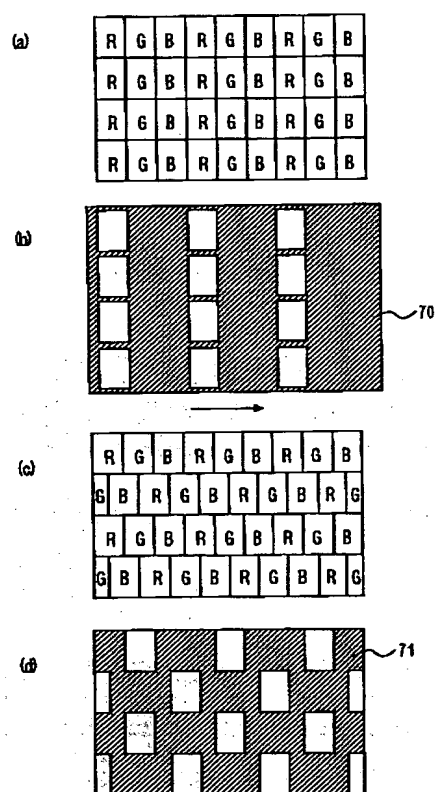
【図4】



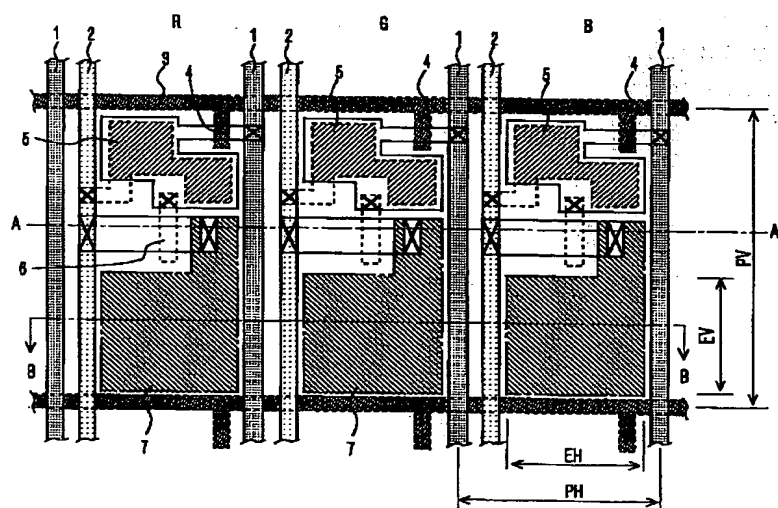
【図3】



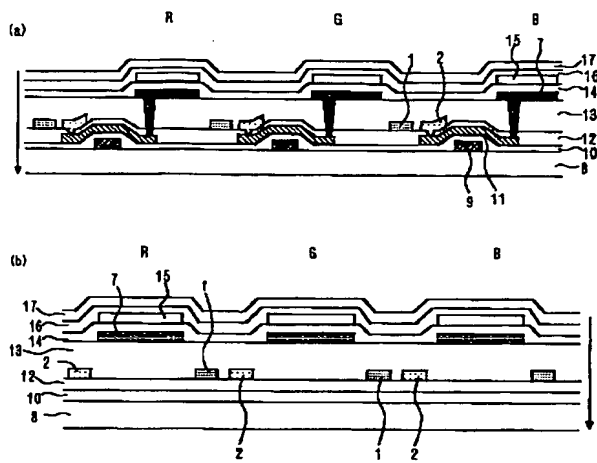
【図 10】



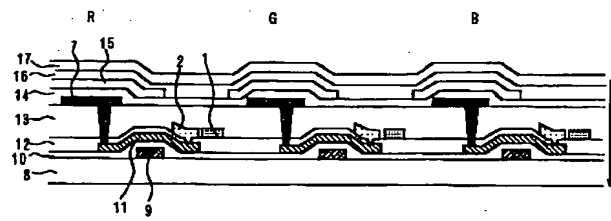
【図5】



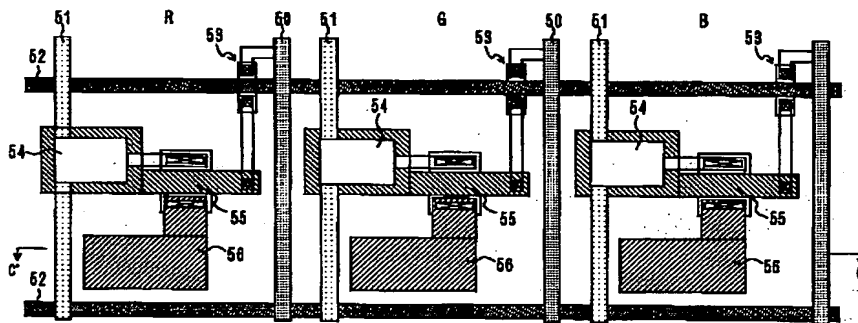
【図6】



【図7】



【図8】



【図9】

